

#5 5-31-02
Priority PapersJ1011 U.S. PRO
10/04/541
01/11/02

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant: Takehiko Yamakawa; Toshio Ishizaki; Toru Yamada; Shoichi Kitazawa; Tomoyuki Iwasaki : Art Unit:

Serial No.: To be assigned : Examiner:

Filed: Herewith : :

FOR: MULTILAYER ELECTRONIC
COMPONENT AND COMMUNICATION
APPARATUS : :

CLAIM TO RIGHT OF PRIORITY

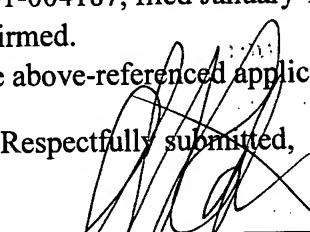
Assistant Commissioner for Patents
Washington, D.C. 20231

SIR:

Pursuant to 35 U.S.C. 119, Applicant's claim to the benefit of filing of prior Japanese Patent Applications No. 2001-004187, filed January 11, 2001, as stated in the inventor's Declaration, is hereby confirmed.

A certified copy of each of the above-referenced applications is enclosed.

Respectfully submitted,


Allan Ratner, Reg. No. 19,717
Attorney for Applicants

LEA/jam

Enclosures: Certified Copy of Japanese Application
Dated: January 11, 2002

Suite 301
One Westlakes, Berwyn
P.O. Box 980
Valley Forge, PA 19482-0980
(610) 407-0700

The Assistant Commissioner for Patents is hereby authorized to charge payment to Deposit Account No. 18-0350 of any fees associated with this communication.

EXPRESS MAIL Mailing Label Number: EV 050914329 US
Date of Deposit: January 11, 2002

I hereby certify that this paper and fee are being deposited, under 37 C.F.R. § 1.10 and with sufficient postage, using the "Express Mail Post Office to Addressee" service of the United States Postal Service on the date indicated above and that the deposit is addressed to the Assistant Commissioner for Patents, Washington, D.C. 20231.


Kathleen Libby

Kathleen Libby

日本国特許庁

JAPAN PATENT OFFICE

J10111044541
10/044541

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office

出願年月日
Date of Application:

2001年 1月11日

出願番号
Application Number:

特願2001-004187

出願人
Applicant(s):

松下電器産業株式会社

2001年11月26日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造

出証番号 出証特2001-310295

【書類名】 特許願
 【整理番号】 2022020391
 【提出日】 平成13年 1月11日
 【あて先】 特許庁長官殿
 【国際特許分類】 H01P 1/203
 H01P 3/08

【発明者】

【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式
 会社内

【氏名】 山川 岳彦

【発明者】

【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式
 会社内

【氏名】 石崎 俊雄

【発明者】

【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式
 会社内

【氏名】 山田 徹

【発明者】

【住所又は居所】 京都府京田辺市大住浜55番12 松下日東電器株式会
 社内

【氏名】 北沢 祥一

【発明者】

【住所又は居所】 京都府京田辺市大住浜55番12 松下日東電器株式会
 社内

【氏名】 岩崎 智之

【特許出願人】

【識別番号】 000005821

【氏名又は名称】 松下電器産業株式会社

【代理人】

【識別番号】 100092794

【弁理士】

【氏名又は名称】 松田 正道

【電話番号】 06-6397-2840

【手数料の表示】

【予納台帳番号】 009896

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9006027

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 積層型電子部品および通信機器

【特許請求の範囲】

【請求項1】 複数の誘電体シートを積層して一体化してなる積層体と、

前記積層体内の、異なる、前記誘電体シート間に設けられた複数の接地電極と

前記積層体内の、前記複数の接地電極が設けられていない前記誘電体シート面に設けられたインダクタ電極とを備え、

前記インダクタ電極の全部または一部は、前記複数の接地電極により挟まれないよう配置されていることを特徴とする積層型電子部品。

【請求項2】 前記一部とは、一個のインダクタ電極の一部分であることを特徴とする請求項1に記載の積層型電子部品。

【請求項3】 前記一部とは、複数個のインダクタ電極の内一つまたは複数部分であることを特徴とする請求項1に記載の積層型電子部品。

【請求項4】 前記全部または一部のインダクタ電極は、前記複数の接地電極に挟まれない誘電体シート以外の誘電体シートに配置されていることを特徴とする請求項1に記載の積層型電子部品。

【請求項5】 前記全部または一部のインダクタ電極は、前記複数の接地電極に挟まれる誘電体シートに配置されていることを特徴とする請求項1に記載の積層型電子部品。

【請求項6】 前記一部は、前記接地電極の一部に形成されたスロットが、前記インダクタ電極と重なることにより形成されることを特徴とする請求項2に記載の積層型電子部品。

【請求項7】 前記一部のインダクタ電極および他の残りの部分のインダクタ電極は、同一の前記誘電体シート上に配置されたことを特徴とする請求項3に記載の積層型電子部品。

【請求項8】 複数の誘電体シートを積層して一体化してなる積層体と、前記積層体内の、異なる、前記誘電体シート間に設けられた複数の接地電極と

前記積層体内の、前記複数の接地電極が設けられていない前記誘電体シート面に設けられた複数のインダクタ電極と、

前記複数のインダクタ電極の間に設けられた、内部接地電極とを備えたことを特徴とする積層型電子部品。

【請求項9】 前記内部接地電極は、ピアホールを介して前記複数の接地電極と接続していることを特徴とする請求項8に記載の積層型電子部品。

【請求項10】 前記複数のインダクタ電極の全部または一部は、同一の前記誘電体シート上に配置されたことを特徴とする請求項8に記載の積層型電子部品。

【請求項11】 前記スロットの延伸する方向は、前記インダクタ電極の延伸する方向と直交することを特徴とする請求項6に記載の積層型電子部品。

【請求項12】 前記インダクタ電極はスパイラル形状であることを特徴とする請求項11に記載の積層型電子部品。

【請求項13】 前記インダクタ電極はメアンダ形状であることを特徴とする請求項11に記載の積層型電子部品。

【請求項14】 前記複数の接地電極により挟まれないように配置されている前記インダクタ電極の全部または一部で形成されるインダクタは、チョークコイルとして用いられることを特徴とする請求項1に記載の積層型電子部品。

【請求項15】 前記一部のインダクタ電極で形成されるインダクタはローパスフィルタで用いられ、

前記一部以外のインダクタ電極で形成されるインダクタはハイパスフィルタで用いられることを特徴とする請求項3または6に記載の積層型電子部品。

【請求項16】 前記一部のインダクタ電極で形成されるインダクタはバンドパスフィルタで用いられ、

前記一部以外のインダクタ電極で形成されるインダクタはハイパスフィルタで用いられることを特徴とする請求項3または6に記載の積層型電子部品。

【請求項17】 前記一部のインダクタ電極で形成されるインダクタはローパスフィルタで用いられ、

前記一部以外のインダクタ電極で形成されるインダクタはバンドパスフィルタ

で用いられることを特徴とする請求項3または6に記載の積層型電子部品。

【請求項18】 前記一部のインダクタ電極で形成されるインダクタはバンドパスフィルタで用いられ、

前記一部以外のインダクタ電極で形成されるインダクタは、前記第1のインダクタ電極で形成されるインダクタを用いたバンドパスフィルタより低い周波数帯域のバンドパスフィルタで用いられることを特徴とする請求項3または6に記載の積層型電子部品。

【請求項19】 前記一部のインダクタ電極で形成されるインダクタはGSMの回路で用いられることを特徴とする請求項3または6に記載の積層型電子部品。

前記一部以外のインダクタ電極で形成されるインダクタは、DCSの回路で用いられることを特徴とする請求項3または6に記載の積層型電子部品。

【請求項20】 前記一部のインダクタ電極で形成されるインダクタはAMPの回路で用いられ、

前記一部以外のインダクタ電極で形成されるインダクタは、CDMA2000の回路で用いられることを特徴とする請求項3または6に記載の積層型電子部品。

【請求項21】 前記一部のインダクタ電極で形成されるインダクタはPDCの回路で用いられ、

前記一部以外のインダクタ電極で形成されるインダクタは、W-CDMAの回路で用いられることを特徴とする請求項3または6に記載の積層型電子部品。

【請求項22】 前記一部のインダクタ電極で形成されるインダクタはGSMの回路で用いられ、

前記一部以外のインダクタ電極で形成されるインダクタは、W-CDMAの回路で用いられることを特徴とする請求項3または6に記載の積層型電子部品。

【請求項23】 前記一部のインダクタ電極で形成されるインダクタはDCSの回路で用いられ、

前記一部以外のインダクタ電極で形成されるインダクタは、W-CDMAの回路で用いられることを特徴とする請求項3または6に記載の積層型電子部品。

【請求項24】 請求項1から23のいずれかに記載の積層型電子部品を搭載

したことを特徴とする通信機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、携帯電話などの移動体通信機器に使用される積層型電子部品等に関する。

【0002】

【従来の技術】

近年、通信機器の小型化に伴い、積層型電子部品は携帯電話機などの回路に多く用いられている。積層型電子部品は積層体内にはインダクタやキャパシタを有し、フィルタやスイッチング回路などが構成され、上部にはSAWや半導体などが実装され複合デバイスを一体化することにより更なる小型化が実現できる。

【0003】

以下に図面を参照しながら、上記した従来の積層型電子部品の一例について説明する。

【0004】

図13は従来の積層型電子部品の内部構造である。積層型電子部品は誘電体層1301から誘電体層1304がそれぞれ積層されている。誘電体層1302には接地電極1305が配置され、誘電体層1303にはインダクタ電極1306、1307が配置され、誘電体層1304には接地電極1308が配置されている。また、誘電体層1301には外付けインダクタ1309が誘電体層1302のピアホールを介してインダクタ電極1306に接続されている。また接地電極1305と接地電極1308は側面電極1310と接続されている。

【0005】

【発明が解決しようとする課題】

しかしながら上記のような構成では、インダクタ電極1306、1307が接地電極1305、1306と近接しておりインピーダンスが低くなり高いインピーダンスを用いる際には外付けインダクタを接続するという問題点を有していた。

【0006】

またインダクタ電極1306とインダクタ電極1307と、が近接しており結合するという問題点を有していた。

【0007】

本発明は上記問題点に鑑み、外付けインダクタを用いず積層体内で大きいインピーダンスをもったインダクタを提供すること、影響が少ない近接した複数のインダクタを提供することが可能な積層型電子部品を得ることを目的とする。

【0008】

【課題を解決するための手段】

上記の目的を達成するために、第1の本発明（請求項1に対応）は、複数の誘電体シートを積層して一体化してなる積層体と、前記積層体内の、異なる、前記誘電体シート間に設けられた複数の接地電極と

前記積層体内の、前記複数の接地電極が設けられていない前記誘電体シート面に設けられたインダクタ電極とを備え、

前記インダクタ電極の全部または一部は、前記複数の接地電極により挟まれないよう配置されていることを特徴とする積層型電子部品である。

【0009】

また、第2の本発明（請求項2に対応）は、前記一部とは、一個のインダクタ電極の一部分であることを特徴とする上記本発明である。

【0010】

また、第3の本発明（請求項3に対応）は、前記一部とは、複数個のインダクタ電極の内一つまたは複数部分であることを特徴とする上記本発明である。

【0011】

また、第4の本発明（請求項4に対応）は、前記全部または一部のインダクタ電極は、前記複数の接地電極に挟まれない誘電体シート以外の誘電体シートに配置されていることを特徴とする上記本発明である。

【0012】

また、第5の本発明（請求項5に対応）は、前記全部または一部のインダクタ

電極は、前記複数の接地電極に挟まれる誘電体シートに配置されていることを特徴とする上記本発明である。

【0013】

また、第6の本発明（請求項6に対応）は、前記一部は、前記接地電極の一部に形成されたスロットが、前記インダクタ電極と重なることにより形成されることを特徴とする上記本発明である。

【0014】

また、第7の本発明（請求項7に対応）は、前記一部のインダクタ電極および他の残りの部分のインダクタ電極は、同一の前記誘電体シート上に配置されたことを特徴とする上記本発明である。

【0015】

また、第8の本発明（請求項8に対応）は、複数の誘電体シートを積層して一体化してなる積層体と、前記積層体内の、異なる、前記誘電体シート間に設けられた複数の接地電極と

前記積層体内の、前記複数の接地電極が設けられていない前記誘電体シート面に設けられた複数のインダクタ電極と、

前記複数のインダクタ電極の間に設けられた、内部接地電極とを備えたことを特徴とする積層型電子部品である。

【0016】

また、第9の本発明（請求項9に対応）は、前記内部接地電極は、ピアホールを介して前記複数の接地電極と接続していることを特徴とする上記本発明である。

【0017】

また、第10の本発明（請求項10に対応）は、前記複数のインダクタ電極の全部または一部は、同一の前記誘電体シート上に配置されたことを特徴とする上記本発明である。

【0018】

また、第11の本発明（請求項11に対応）は、前記スロットの延伸する方向

は、前記インダクタ電極の延伸する方向と直交することを特徴とする上記本発明である。

【0019】

また、第12の本発明（請求項12に対応）は、前記インダクタ電極はスパイラル形状であることを特徴とする上記本発明である。

【0020】

また、第13の本発明（請求項13に対応）は、前記インダクタ電極はメアンダ形状であることを特徴とする上記本発明である。

【0021】

また、第14の本発明（請求項14に対応）は、前記複数の接地電極により挟まれないように配置されている前記インダクタ電極の全部または一部で形成されるインダクタは、チョークコイルとして用いられることを特徴とする上記本発明である。

【0022】

また、第15の本発明（請求項15に対応）は、前記一部のインダクタ電極で形成されるインダクタはローパスフィルタで用いられ、
前記一部以外のインダクタ電極で形成されるインダクタはハイパスフィルタで用いられることを特徴とする上記本発明である。

【0023】

また、第16の本発明（請求項16に対応）は、前記一部のインダクタ電極で形成されるインダクタはバンドパスフィルタで用いられ、
前記一部以外のインダクタ電極で形成されるインダクタはハイパスフィルタで用いられることを特徴とする上記本発明である。

【0024】

また、第17の本発明（請求項17に対応）は、前記一部のインダクタ電極で形成されるインダクタはローパスフィルタで用いられ、
前記一部以外のインダクタ電極で形成されるインダクタはバンドパスフィルタで用いられることを特徴とする上記本発明である。

【0025】

また、第18の本発明（請求項18に対応）は、前記一部のインダクタ電極で形成されるインダクタはバンドパスフィルタで用いられ、

前記一部以外のインダクタ電極で形成されるインダクタは、前記第1のインダクタ電極で形成されるインダクタを用いたバンドパスフィルタより低い周波数帯域のバンドパスフィルタで用いられることを特徴とする上記本発明である。

【0026】

また、第19の本発明（請求項19に対応）は、前記一部のインダクタ電極で形成されるインダクタはGSMの回路で用いられ、

前記一部以外のインダクタ電極で形成されるインダクタは、DCSの回路で用いられることを特徴とする上記本発明である。

【0027】

また、第20の本発明（請求項20に対応）は、前記一部のインダクタ電極で形成されるインダクタはAMPSの回路で用いられ、

前記一部以外のインダクタ電極で形成されるインダクタは、CDMA2000の回路で用いられることを特徴とする上記本発明である。

【0028】

また、第21の本発明（請求項21に対応）は、前記一部のインダクタ電極で形成されるインダクタはPDCの回路で用いられ、

前記一部以外のインダクタ電極で形成されるインダクタは、W-CDMAの回路で用いられることを特徴とする上記本発明である。

【0029】

また、第22の本発明（請求項22に対応）は、前記一部のインダクタ電極で形成されるインダクタはGSMの回路で用いられ、

前記一部以外のインダクタ電極で形成されるインダクタは、W-CDMAの回路で用いられることを特徴とする上記本発明である。

【0030】

また、第23の本発明（請求項23に対応）は、前記一部のインダクタ電極で形成されるインダクタはDCSの回路で用いられ、

前記一部以外のインダクタ電極で形成されるインダクタは、W-CDMAの回

路で用いられることを特徴とする上記本発明である。

【0031】

また、第24の本発明（請求項24に対応）は、第1から第23のいずれかの本発明の積層型電子部品を搭載したことを特徴とする通信機器である。

【0032】

以上のような本発明の積層型電子部品は、その一例として、インダクタ電極の片面の接地電極を取り除くという構成としたものである。

【0033】

また、その一例として、近接した複数のインダクタ電極間に設置電極からのビアホールを設ける構成、または接地電極を設ける構成としたものである。

【0034】

また、その一例として、インダクタ電極と近接する接地電極に、インダクタ電極と垂直にスロットを備えた構成としたものである。

【0035】

【発明の実施の形態】

以下、本発明の実施の形態について、図面を参照しながら説明する。

【0036】

（実施の形態1）

図1は、本発明の実施の形態1における積層型電子部品の内部構造を示す図である。図1において、101～104は誘電体層、105、106は接地電極、107、108はインダクタ電極、109は内部接地電極である。

【0037】

本実施の形態において、積層型電子部品の本体となる積層セラミック体は、一例として、 Mg_2SiO_4 からなる結晶相とSi-Ba-La-B-O系からなるガラス相で構成される比誘電率が7.2の誘電体層101～104が積層されるものであり、誘電体層103にはインダクタ電極107とインダクタ電極108との間に内部接地電極109が配置されている。また誘電体層104には、そのほぼ全面に接地電極106が配置され、誘電体層102にはインダクタ電極105と接08の上面には重ならない様に接地電極105が配置され、接地電極105と接

地電極106と内部接地電極109とは、側面電極110によって接続されている。

【0038】

図2は、図1に示す本実施の形態の複数の積層インダクタを用いた積層型電子部品の一例であり、ハイパスフィルタとバンドパスフィルタとを備えた分波器の等価回路図である。図2において、201はバンドパスフィルタ部を表し、202はハイパスフィルタ部を表し、212はアンテナを表している。また、バンド201において、203はチョークコイル、204はバイパスコパスフィルタ部201において、205はバラクタダイオード、206はコンデンサ、207は共振器コンデンサ、208は印加電圧ポート、209a、bは結合コンデンサである。また、ハイパスフィルタ部202において、210は結合インダクタ、211a、bは並列コンデンサである。

【0039】

バンドパスフィルタ部201は、結合コンデンサ209a、bを複数直列接続し、結合コンデンサ209a、bのそれぞれの間から並列に共振器207が接続された共振周波数可変構造のバンドパスフィルタである。チョークコイル203は高周波信号を阻止するためにあり、バイパスコンデンサ204は高周波電位をもたないようにする為に高周波的に短絡する様に設けてられている。

【0040】

ハイパスフィルタ部202は、結合インダクタ210を、結合コンデンサ209a、bに直列に配し、その両端からそれぞれ並列に並列コンデンサ211a、bが接続されている。

【0041】

以上のように構成された本実施の形態の積層型電子部品について、その動作を説明する。

【0042】

図1に示す積層型電子部品において、積層型スパイラル状の線路電極として形成されたインダクタ電極107、108は、その線路幅、線路幅間隔、電極の導電率、接地電極105または106までの間隔、誘電体層102、103等の誘電率、接

電率などの要素よりインダクタとしてのインピーダンスが決定される。

【0043】

一方、図2に示す分波器においては、印加電圧ポート208から与えた電圧によりバラクタダイオード205にかかる電圧が変わり、共振器207にかかる容量が変化することにより共振器207の共振周波数を変化させることができる。

【0044】

ここで図1のインダクタ電極108は、図2のチョークコイル203として動作し、インダクタ電極107は、結合インダクタ210として動作するものとして表わされている。

【0045】

チョークコイル203は高周波信号を阻止するための手段であることから、フィルタなどのRF回路を構成するインダクタと比べ、より高いインピーダンスが必要となる。

【0046】

ここでチョークコイル203用のインダクタ電極108は、その下面となる誘電体層104に設けられた接地電極106のみと対向し、上面となる誘電体層101, 102に近傍に接地電極を設けず、接地電極に挟まれないように配置した。これにより、インダクタ電極108は、少なくとも2つの接地電極の一方からからは遠ざかって配置されることとなり、接地電極に挟まれるよう配置されたインダクタ電極よりも、高いインピーダンスを得ることができる。

【0047】

また、結合インダクタ210用のインダクタ電極107にはその上下面となる誘電体層104, 105のいずれにも接地電極106, 105を設け、これら2つの接地電極に挟まれ、近接されるように配置した。これにより高いアイソレーションを得ている。

【0048】

次に、このような積層電子部品の小型化のためには、これら複数のインダクタを同一誘電体層もしくは近接した層に配置する必要がある。

【0049】

しかし複数のインダクタ電極が同一誘電体層または近傍に配置されると、インダクタ電極同士の結合により回路が十分に動作しない恐れがある。

【0050】

そこで、本実施の形態においては、内部接地電極109を、インダクタ電極107とインダクタ電極108との間に配置し、その両端を側面電極110で接続するようにしている。これにより、インダクタ電極107と108との相互結合を抑圧することができる。ただし、図示しないが、内部接地電極109を省いた構成も本実施の形態に属する。また、接地電極105が誘電体層102のほぼ全面に設けられ、インダクタ電極108および107の両方が接地電極間に挟まれており、内部接地電極109がインダクタ電極108および107と同一の誘電体シートに設けられた構成も、本実施の形態に属する。

【0051】

なお、図1においては、内部接地電極109と、接地電極105および接地電極106とは側面電極110で接続されているが、インダクタ電極107とインダクタ電極108との間に複数個のビアホールを設け、このビアホールにより接地電極105と接地電極106とを接続しても同様の効果が得られる。

【0052】

また、上記の説明においては、本実施の形態による積層電子部品は、ハイパスフィルタとバンドパスフィルタとを備えた分波器において用いるものとして説明を行ったが、これはローパスフィルタとハイパスフィルタとを備えた分波器で用いるようにしてもよい。

【0053】

このとき、インダクタ電極107により形成されるインダクタをハイパスフィルタに用い、インダクタ電極108により形成されるインピーダンスが大きいインダクタはローパスフィルタに用いるのが望ましい。信号の通過帯域はローパスフィルタの方が低いため、ローパスフィルタにおけるインダクタの方がハイパスフィルタにおけるインダクタよりインピーダンスが大きいインダクタが必要となるからである。これにより最適なインピーダンスのインダクタをもった積層型電子部品が実現できる。

【0054】

また、バンドパスフィルタとローパスフィルタとを備えた分波器で用いるようにしてもよい。

【0055】

このとき、インダクタ電極107により形成されるインダクタをハイパスフィルタに用い、インダクタ電極108により形成されるインピーダンスが大きいインダクタを、ハイパスフィルタよりも通過帯域の低いバンドパスフィルタに用いるのが望ましい。これは、バンドパスフィルタにおけるインダクタの方がハイパスフィルタにおけるインダクタよりインピーダンスが大きいインダクタが必要となるからである。これにより、最適なインピーダンスのインダクタをもった積層型電子部品が実現できる。

【0056】

また、ローパスフィルタとバンドパスフィルタとを備えた分波器で用いるようにしてもよい。

【0057】

このとき、インダクタ電極107により形成されるインダクタをバンドパスフィルタに用い、インダクタ電極108により形成されるインピーダンスが大きいインダクタをローパスフィルタに用いるのが望ましい。これは、通過帯域はローパスフィルタの方が低いため、ローパスフィルタにおけるインダクタの方がバンドパスフィルタにおけるインダクタよりインピーダンスが大きいインダクタが必要となるからである。これにより、最適なインピーダンスのインダクタをもった積層型電子部品が実現できる。

【0058】

また、互いに異なる周波数帯域をもつ二つのバンドパスフィルタを備えた分波器で用いるようにしてもよい。

【0059】

このとき、インダクタ電極107により形成されるインダクタを一方のバンドパスフィルタに用い、インダクタ電極108により形成されるインピーダンスがより大きい方のインダクタを、一方のバンドパスフィルタよりも通過帯域の低い

バンドパスフィルタに用いるのが望ましい。これは、低域側のバンドパスフィルタにおけるインダクタの方が高域側のバンドパスフィルタにおけるインダクタよりもインピーダンスが大きいインダクタが必要となるからである。これにより、最適なインピーダンスのインダクタをもった積層型電子部品が実現できる。

【0060】

また、DCS側の回路とGSM側の回路とを備えた分波器で用いるようにしてよい。このとき、インダクタ電極107により形成されるインダクタはDCS側の回路に用い、インダクタ電極108により形成されるインピーダンスが大きいインダクタはGSM側の回路に用いるのが望ましい。これは、図3に示すように、通過帯域はGSM側の回路の方が低いため、GSM側の回路におけるインダクタの方がDCS側の回路におけるインダクタよりインピーダンスが大きいインダクタが必要となるからである。これにより、最適なインピーダンスのインダクタをもった積層型電子部品が実現できる。

【0061】

また、これはCDMA2000側の回路とAMPS側の回路とを備えた分波器で用いるようにしてもよい。

【0062】

このとき、インダクタ電極107により形成されるインダクタはCDMA2000側の回路に用い、インダクタ電極108により形成されるインピーダンスがより大きいインダクタはAMPS側の回路に用いるのが望ましい。これは、図3に示すように、通過帯域はAMPS側の回路の方が低いため、AMPS側の回路におけるインダクタの方がCDMA2000側の回路におけるインダクタよりインピーダンスが大きいインダクタが必要となるからである。これにより、最適なインピーダンスのインダクタをもった積層型電子部品が実現できる。

【0063】

また、W-CDMA側の回路とPDC側の回路とを備えた分波器で用いるようにしてもよい。このとき、インダクタ電極107により形成されるインダクタはW-CDMA側の回路に用い、インダクタ電極108により形成されるインピーダンスが大きいインダクタはPDC側の回路に用いるのが望ましい。これは、図

3のように通過帯域はPDC側の回路の方が低いため、PDC側の回路におけるインダクタの方がW-CDMA側の回路におけるインダクタよりインピーダンスが大きいインダクタが必要となるからである。これにより、最適なインピーダンスのインダクタをもった積層型電子部品が実現できる。

【0064】

また、W-CDMA側の回路とGSM側の回路とを備えた分波器で用いるようにしてもよい。このとき、インダクタ電極107により形成されるインダクタはW-CDMA側の回路に用い、インダクタ電極108により形成されるインピーダンスが大きいインダクタはGSM側の回路に用いるのが望ましい。図3に示すように通過帯域はGSM側の回路の方が低いため、GSM側の回路におけるインダクタの方がW-CDMA側の回路におけるインダクタよりインピーダンスが大きいインダクタが必要となるからである。これにより、最適なインピーダンスのインダクタをもった積層型電子部品が実現できる。

【0065】

また、W-CDMA側の回路とDCS側の回路とを備えた分波器で用いるようにしてもよい。このとき、インダクタ電極107により形成されるインダクタはW-CDMA側の回路に用い、インダクタ電極108により形成されるインピーダンスが大きいインダクタはDCS側の回路に用いるのが望ましい。これは、図3に示すように、通過帯域はDCS側の回路の方が低いため、DCS側の回路におけるインダクタの方がW-CDMA側の回路におけるインダクタよりインピーダンスが大きいインダクタが必要となるからである。これにより、最適なインピーダンスのインダクタをもった積層型電子部品が実現できる。

【0066】

(実施の形態2)

つぎに本発明の実施の形態2について説明を行う。ただし、第1の実施の形態と共通する点については詳細な説明を省略し、相違する点について説明する。

【0067】

図4は本発明の実施の形態2における積層型電子部品の内部構造を示す図である。図4において、401～405は誘電体層、406、407は接地電極、4

08、409はインダクタ電極である。

【0068】

本実施の形態において、積層型電子部品の本体となる積層セラミック体は、一例として、 Mg_2SiO_4 からなる結晶相とSi-Ba-La-B-O系からなるガラス相で構成される比誘電率が7.2の誘電体層401～405が積層されてるものであり、誘電体層402にはインダクタ電極408が、誘電体層404にはインダクタ電極409が配置されている。また誘電体層403、405には、そのほぼ全面に接地電極406、407が配置され、接地電極406と接地電極407は側面電極410によって接続されている。

【0069】

図5は図4に示す本実施の形態の複数の積層インダクタを用いた積層型電子部品の一例であり、GSMの回路とDCSの回路とを備えた分波器の等価回路図である。図5において、516はGSM回路、517はDCS回路、505はアンテナ端子である。また、GSM回路516において、501は第1のローパスフィルタ、503は第2のローパスフィルタ、512はGSM送信回路、513はGSM受信回路、506はGSM送信端子、507はGSM受信端子、510はコントロール端子である。また、DCS回路517において、502はハイパスフィルタ、504は第3のローパスフィルタ、508はDCS送信端子、509はDCS受信端子、511はコントロール端子、514はDCS送信回路、515はDCS受信回路である。

【0070】

以上のように構成された本実施の形態による積層型電子部品について、その動作を説明する。

【0071】

図4に示す積層型電子部品において、積層型スパイラル状の線路電極として形成されたインダクタ電極408、409は、その線路幅、線路幅間隔、電極の導電率、接地電極406、407までの間隔、誘電体層401～404等の誘電率などの要素より積層型電子部品としてのインピーダンスが決定される。

【0072】

このとき、本実施の形態においては、インダクタ電極408は、その下面となる誘電体層403に設けられた接地電極406のみと対向し、上面近傍となる誘電体層401には接地電極を設けず、接地電極に挟まれないように配置した。

【0073】

これにより、インダクタ電極408は、少なくとも2つの接地電極の一方からは遠ざかって配置されることとなり、接地電極に挟まれるよう配置されたインダクタ電極よりも高いインピーダンスを得ることができる。

【0074】

また、インダクタ電極409には、その上下面となる誘電体層403, 105のいずれにも接地電極406、407を設け、これら2つの接地電極に挟まれ、近接されるように配置した。これにより、インダクタ電極409は、高いアイソレーションを得ている。

【0075】

ところで、小型化のためにはこれら複数のインダクタを同一誘電体層もしくは近接した層に配置する必要がある。

【0076】

しかし複数のインダクタ電極が同一誘電体層または近傍に配置されると、インダクタ同士の結合により回路が十分に動作しない恐れがある。

【0077】

そこで、本実施の形態においては、内部接地電極406をインダクタ電極408とインダクタ電極409との間に配置し、その縁部を側面電極410を介して接地電極407と接続するようにしている。これにより、インダクタ電極408と409との相互結合を抑圧することができる。

【0078】

一方、図5に示す分波器の動作は、次の通りである。アンテナ端子505から入力した信号は、第1のローパスフィルタ501とハイパスフィルタ502でGSM回路516とDCS回路517に分けられる。GSM回路では、コントロール端子510の印加電圧によりGSM送信回路512かGSM受信回路513かどちらかを動作させるかが選択される。同様にコントロール端子511の印加電

圧によりDCS送信回路514かDCS受信回路515かどちらを動作させるかが選択される。

【0079】

このとき、第1のローパスフィルタ内のインダクタ L_g は、ハイパスフィルタ内のインダクタ L_p と比べ、より高いインピーダンスが必要となる。

【0080】

そこで、図4のインダクタ電極408を、第1のローパスフィルタ内に構成されるインダクタ L_g として動作し、インダクタ電極409を、ハイパスフィルタ内に構成されるインダクタ L_p として動作するものとすればよい。

【0081】

なお、上記の説明においては、本実施の形態による積層電子部品は、DCSの回路とGSMの回路を備えた分波器において用いるものとして説明を行ったが、これはハイパスフィルタとバンドパスフィルタとを備えた分波器で用いるようにしてもよい。

【0082】

このとき、インダクタ電極409により形成されるインダクタをハイパスフィルタに用い、インダクタ電極408により形成されるインピーダンスが大きいインダクタは、上記のハイパスフィルタよりも通過帯域の低いバンドパスフィルタに用いるのが望ましい。バンドパスフィルタにおけるインダクタの方がハイパスフィルタにおけるインダクタよりインピーダンスが大きいインダクタが必要となるからである。これにより最適なインピーダンスのインダクタをもった積層型電子部品が実現できる。

【0083】

また、バンドパスフィルタとローパスフィルタとを備えた分波器で用いるようにしてもよい。

【0084】

このとき、インダクタ電極409により形成されるインダクタはバンドパスフィルタに用い、インダクタ電極408により形成されるインピーダンスが大きいインダクタを、ローパスフィルタに用いるのが望ましい。これは、通過帯域は口

ーパスフィルタの方が低いため、ローパスフィルタにおけるインダクタの方がバンドパスフィルタにおけるインダクタよりインピーダンスが大きいインダクタが必要となるからである。これにより、最適なインピーダンスのインダクタをもった積層型電子部品が実現できる。

【0085】

また、互いに異なる周波数帯域をもつ二つのバンドパスフィルタを備えた分波器で用いるようにしてもよい。

【0086】

このとき、インダクタ電極409により形成されるインダクタを一方のバンドパスフィルタに用い、インダクタ電極408により形成されるインピーダンスがより大きい方のインダクタを、一方のバンドパスフィルタよりも通過帯域の低いバンドパスフィルタに用いるのが望ましい。これは、低域側のバンドパスフィルタにおけるインダクタの方が高域側のバンドパスフィルタにおけるインダクタよりインピーダンスが大きいインダクタが必要となるからである。これにより、最適なインピーダンスのインダクタをもった積層型電子部品が実現できる。

【0087】

また、これはCDMA2000側の回路とAMPS側の回路とを備えた分波器で用いるようにしてもよい。

【0088】

このとき、インダクタ電極409により形成されるインダクタはCDMA2000側の回路に用い、インダクタ電極408により形成されるインピーダンスがより大きいインダクタはAMPS側の回路に用いるのが望ましい。これは、図3に示すように、通過帯域はAMPS側の回路の方が低いため、AMPS側の回路におけるインダクタの方がCDMA2000側の回路におけるインダクタよりインピーダンスが大きいインダクタが必要となるからである。これにより、最適なインピーダンスのインダクタをもった積層型電子部品が実現できる。

【0089】

また、W-CDMA側の回路とPDC側の回路とを備えた分波器で用いるようにしてもよい。このとき、インダクタ電極409により形成されるインダクタは

W-C DMA側の回路に用い、インダクタ電極408により形成されるインピーダンスが大きいインダクタはP DC側の回路に用いるのが望ましい。これは、図3のように通過帯域はP DC側の回路の方が低いため、P DC側の回路におけるインダクタの方がW-C DMA側の回路におけるインダクタよりインピーダンスが大きいインダクタが必要となるからである。これにより、最適なインピーダンスのインダクタをもった積層型電子部品が実現できる。

【0090】

また、W-C DMA側の回路とG SM側の回路とを備えた分波器で用いるようにしてもよい。このとき、インダクタ電極409により形成されるインダクタはW-C DMA側の回路に用い、インダクタ電極408により形成されるインピーダンスが大きいインダクタはG SM側の回路に用いるのが望ましい。図3に示すように通過帯域はG SM側の回路の方が低いため、G SM側の回路におけるインダクタの方がW-C DMA側の回路におけるインダクタよりインピーダンスが大きいインダクタが必要となるからである。これにより、最適なインピーダンスのインダクタをもった積層型電子部品が実現できる。

【0091】

また、W-C DMA側の回路とD CS側の回路とを備えた分波器で用いるようにしてもよい。このとき、インダクタ電極409により形成されるインダクタはW-C DMA側の回路に用い、インダクタ電極408により形成されるインピーダンスが大きいインダクタはD CS側の回路に用いるのが望ましい。これは、図3に示すように、通過帯域はD CS側の回路の方が低いため、D CS側の回路におけるインダクタの方がW-C DMA側の回路におけるインダクタよりインピーダンスが大きいインダクタが必要となるからである。これにより、最適なインピーダンスのインダクタをもった積層型電子部品が実現できる。

【0092】

(実施の形態3)

図6は本発明の実施の形態3における積層型電子部品の内部構造を示すものである。図6において、601～604は誘電体層、605はインダクタ電極、606、607は接地電極、608はスロットである。

【0093】

本実施の形態において、積層型電子部品の本体となる積層セラミック体は、一例として、 Mg_2SiO_4 からなる結晶相とSi-Ba-La-B-O系からなるガラス相で構成される比誘電率が7.2の誘電体層601～604が積層されてるものであり、誘電体層603にはインダクタ電極605が配置されている。また誘電体層602、604には、そのほぼ全面に接地電極606、607が配置され、接地電極606には、誘電体の積層面から見てインダクタ電極605の線路の延伸方向と直交するようなスロット608a～dが開口されており、接地電極606と接地電極607とは、側面電極609によって接続されている。

【0094】

図7は、図6に示す本実施の形態の積層インダクタを用いた積層型電子部品の一例であり、図6の積層電子部品をインダクタとしてチョークコイルに用いた共振周波数調整装置の等価回路図である。図7において、701は、インダクタ電極605にて実現されるチョークコイル、702はバイパスコンデンサ、703はバラクタダイオード、704はコンデンサ、705は共振器、706は印加電圧ポートである。チョークコイル701は高周波信号を阻止するためにあり、バイパスコンデンサ702は高周波電位をもたないようにするために高周波的に短絡する様に設けられている。

【0095】

図8は、誘電体層602上の接地電極606上に開口した1つのスロット608と誘電体層603のインダクタ電極605の一部との位置関係を説明するための模式拡大図である。

【0096】

以上のように構成された、本実施の形態の積層型電子部品について、その動作を説明する。

【0097】

スロット608(a、b、c、dのいずれでも可)上にはあらゆる電界が存在するが、その中で図8(a)(b)内のX軸方向の電界となる、 E_x 成分の電界がスロット608上の進行波(定在波)を表す。

【0098】

ここで、スロット608の長さをLとしたときのインダクタ電極605の一部である直線部分の単純化された等価回路を図9に示す。図9には、インダクタ電極605の一部であるストリップラインとスロット608とがなす十字交差部の等価回路がインピーダンス比 $n:1$ の理想トランス900で表されている。このインピーダンス比 n は上記の十字交差部の不連続から、スロット幅 g 、ストリップライン幅 w 、厚さ t 、スロット長 L 、誘電体基板誘電率、周波数といった諸量から決定される。

【0099】

今スロットの長さLが、入力される信号の波長に比べて十分小さいとすれば、図9の理想トランス900によりインピーダンスが n 倍されたストリップラインとスロットとの等価回路は、さらに図10に示すように伝送線路に直列に挿入されたインダクタンス1000として表される。このインダクタンス1000により、インダクタ電極605のインピーダンスは増加する。

【0100】

これにより、インダクタ電極を長く引き回すことなく高インピーダンスのインダクタを得ることができ、これを図7のチョークコイル701として用いることにより、小型化した共振周波数調整器が得られる。

【0101】

なお、インダクタ電極605は図11のように折り返し電極の連続形であるメアンダ型のインダクタ電極1101とし、一直線のスロット1102のような構成としても同様の効果が得られる。

【0102】

また、スロットの形状は、図6のスロット608a~dのように、インダクタ電極の延伸方向と直交するものが一番望ましいが、これに限定する必要はなく、ただ交差するものでもよいし、スロットの延伸方向と平行となっていてもよい。また、スロットの形状も直線ではなく、湾曲していても良いし、蛇行していてもよい。インダクタ電極と合同のパターンを有するものであってもよい。個数も4つ以上でもよいし、単数でもよい。要するに、本発明のスロットは、その形状、

個数に限定されるものではなく、インダクタ電極と接近する接地電極の面積を部分的に削減して、インダクタ電極が接地電極に挟まれて配置されないような構成を作り出せるものであればよい。

【0103】

(実施の形態4)

図12は本発明の実施の形態4における積層型電子部品の内部構造を示す図である。ただし、図1と同一部または相当部には、同一符号を付し、詳細な説明は省略する。インダクタ電極107及びインダクタ電極108の上面には、ほぼ全面に接地電極105が配置され、接地電極105には、インダクタ電極108と直交するようなスロット1201が開口されている。インダクタ電極108は本発明の第3の実施の形態におけるインダクタ電極605と同様に、接地電極105にスロット1201を入れることにより高インピーダンスのインダクタとして動作することができる。

【0104】

このような図12に示す積層型電子部品は、実施の形態1や2と同様の各電子部品に用いることができる。すなわち、ハイパスフィルタとローパスフィルタとを備えた分波器で用いる場合は、インダクタ電極107により形成されるインダクタはハイパスフィルタに用い、インダクタ電極108により形成される、インピーダンスがより大きいインダクタはローパスフィルタに用いるようにすれば、通過帯域はローパスフィルタの方が低いため、ローパスフィルタにおけるインダクタの方が、ハイパスフィルタにおけるインダクタよりインピーダンスが大きいインダクタとなって動作する。したがって、全体として最適なインピーダンスのインダクタをもった積層型電子部品が実現できる。

【0105】

また、ハイパスフィルタとバンドパスフィルタとを備えた分波器で用いるようにしてもよい。

【0106】

このとき、インダクタ電極107により形成されるインダクタをハイパスフィルタに用い、インダクタ電極108により形成されるインピーダンスが大きいイ

ンダクタは、ハイパスフィルタよりも通過帯域の低いバンドパスフィルタに用いるのが望ましい。信号の通過帯域はバンドパスフィルタの方が低いため、バンドパスフィルタにおけるインダクタの方がハイパスフィルタにおけるインダクタよりインピーダンスが大きいものが必要となるからである。これにより最適なインピーダンスのインダクタをもった積層型電子部品が実現できる。

【0107】

また、ローパスフィルタとバンドパスフィルタとを備えた分波器で用いるようにしてもよい。

【0108】

このとき、インダクタ電極107により形成されるインダクタをバンドパスフィルタに用い、インダクタ電極108により形成されるインピーダンスが大きいインダクタをローパスフィルタに用いるのが望ましい。これは、通過帯域はローパスフィルタの方が低いため、ローパスフィルタにおけるインダクタの方がバンドパスフィルタにおけるインダクタよりインピーダンスが大きいインダクタが必要となるからである。これにより、最適なインピーダンスのインダクタをもった積層型電子部品が実現できる。

【0109】

また、互いに異なる周波数帯域をもつ二つのバンドパスフィルタを備えた分波器で用いるようにしてもよい。

【0110】

このとき、インダクタ電極107により形成されるインダクタを一方のバンドパスフィルタに用い、インダクタ電極108により形成されるインピーダンスがより大きい方のインダクタを、一方のバンドパスフィルタよりも通過帯域の低いバンドパスフィルタに用いるのが望ましい。これは、低域側のバンドパスフィルタにおけるインダクタの方が高域側のバンドパスフィルタにおけるインダクタよりインピーダンスが大きいインダクタが必要となるからである。これにより、最適なインピーダンスのインダクタをもった積層型電子部品が実現できる。

【0111】

また、DCS側の回路とGSM側の回路とを備えた分波器で用いるようにして

もよい。このとき、インダクタ電極107により形成されるインダクタはDCS側の回路に用い、インダクタ電極108により形成されるインピーダンスが大きいインダクタはGSM側の回路に用いるのが望ましい。これは、図3に示すように、通過帯域はGSM側の回路の方が低いため、GSM側の回路におけるインダクタの方がDCS側の回路におけるインダクタよりインピーダンスが大きいインダクタが必要となるからである。これにより、最適なインピーダンスのインダクタをもった積層型電子部品が実現できる。

【0112】

また、これはCDMA2000側の回路とAMPS側の回路とを備えた分波器で用いるようにしてもよい。

【0113】

このとき、インダクタ電極107により形成されるインダクタはCDMA2000側の回路に用い、インダクタ電極108により形成されるインピーダンスがより大きいインダクタはAMPS側の回路に用いるのが望ましい。これは、図3に示すように、通過帯域はAMPS側の回路の方が低いため、AMPS側の回路におけるインダクタの方がCDMA2000側の回路におけるインダクタよりインピーダンスが大きいインダクタが必要となるからである。これにより、最適なインピーダンスのインダクタをもった積層型電子部品が実現できる。

【0114】

また、W-CDMA側の回路とPDC側の回路とを備えた分波器で用いるようにしてもよい。このとき、インダクタ電極107により形成されるインダクタはW-CDMA側の回路に用い、インダクタ電極108により形成されるインピーダンスが大きいインダクタはPDC側の回路に用いるのが望ましい。これは、図3のようすに通過帯域はPDC側の回路の方が低いため、PDC側の回路におけるインダクタの方がW-CDMA側の回路におけるインダクタよりインピーダンスが大きいインダクタが必要となるからである。これにより、最適なインピーダンスのインダクタをもった積層型電子部品が実現できる。

【0115】

また、W-CDMA側の回路とGSM側の回路とを備えた分波器で用いるよう

にしてもよい。このとき、インダクタ電極107により形成されるインダクタはW-CDMA側の回路に用い、インダクタ電極108により形成されるインピーダンスが大きいインダクタはGSM側の回路に用いるのが望ましい。図3に示すように通過帯域はGSM側の回路の方が低いため、GSM側の回路におけるインダクタの方がW-CDMA側の回路におけるインダクタよりインピーダンスが大きいインダクタが必要となるからである。これにより、最適なインピーダンスのインダクタをもった積層型電子部品が実現できる。

【0116】

また、W-CDMA側の回路とDCS側の回路とを備えた分波器で用いるようにしてもよい。このとき、インダクタ電極107により形成されるインダクタはW-CDMA側の回路に用い、インダクタ電極108により形成されるインピーダンスが大きいインダクタはDCS側の回路に用いるのが望ましい。これは、図3に示すように、通過帯域はDCS側の回路の方が低いため、DCS側の回路におけるインダクタの方がW-CDMA側の回路におけるインダクタよりインピーダンスが大きいインダクタが必要となるからである。これにより、最適なインピーダンスのインダクタをもった積層型電子部品が実現できる。

【0117】

なお、上記の各実施の形態において、誘電体層上に設けるインダクタ電極の数は、1つまたは2つとして説明を行ったが、本発明はこれに限定するものではなく、同一の誘電体層上に、3つ以上のインダクタ電極を備えたものとしてもよい。また、互いに異なる誘電体のそれぞれに、単数または複数のインダクタ電極を備えたものとしてもよい。

【0118】

また、インダクタ電極を有する誘電体層を挟み込む接地電極は、実施の形態1の接地電極105、106のように2つであるとして説明を行ったが、本発明は、これに限定する必要はなく、複数のインダクタ電極を、複数の接地電極が幾重にも挟み込むような構成であってもよい。要するに、複数のインダクタ電極のうち、複数の接地電極に挟み込まれていないように配置されているものがあるか、そのうち一つまたは複数の一部が、部分的に複数の接地電極に挟み込まれていな

いように配置されていればよい。

【0119】

ここで図14に、本発明のインダクタ電極の配列例を模式的に示す。図14の(a)～(d)において、1400は誘電体層、1401、1402、1403は誘電体層1400の一主面上に配置されたインダクタ電極であって、インダクタ電極1401は、その一部が複数の接地電極に挟み込まれたものであり、インダクタ電極1402は、その全てが複数の接地電極に挟みこまれたものであり、インダクタ電極1403は、複数の接地電極に挟み込まれていないように配置されたものである。ただし、インダクタ電極1401、1402について、接地電極に挟まれた部分を模式的に破線にて示した。

【0120】

図14(a) (b)に示すように、誘電体層1400の上面のインダクタ電極は、一部分のみが複数の接地電極に挟み込まれたインダクタ電極1401と、複数の接地電極に挟み込まれていないインダクタ電極1402とが配置されていてもよいし、図14(c) (d)に示すように、誘電体層1400の上面のインダクタ電極は、一部分のみが複数の接地電極に挟み込まれたインダクタ電極1401と、複数の接地電極に挟み込まれていないインダクタ電極1402とが配置されていてもよい。また、同一の誘電体層1400の上に、インダクタ電極1401、1402、1403がそれぞれ任意の数だけ混在していてもよい。

【0121】

また、各実施の形態の誘電体層は、本発明の誘電体シートの一例である。

【0122】

以上のように、本発明の実施の形態によれば、インダクタ電極の上面近傍に接地電極を設けないことから高インピーダンスのインダクタを得ることができる。

【0123】

また、本発明の実施の形態によれば、近接した複数のインダクタ電極間に接地電極を配置することによりインダクタの相互結合を抑圧することができる。

【0124】

また、本発明の実施の形態によれば、近接した複数のインダクタ電極間に接地

電極と接続するピアホールを配置することによりインダクタの相互結合を抑圧することができる。

【0125】

また、本発明の実施の形態によれば、インダクタ電極と対向する接地電極にインダクタ電極と垂直となるスロットを配置することにより高いインピーダンスのインダクタを得ることができる。

【0126】

また、本実施の形態による積層型電子部品を搭載することにより、小型化且つ最適なインピーダンスで動作する高性能の通信機器を得ることができる。

【0127】

【発明の効果】

以上のように本発明は、高インピーダンスのインダクタを得ることができる。

【0128】

また、本発明は、複数のインダクタの相互結合を抑圧することができる。

【図面の簡単な説明】

【図1】

本発明の実施の形態1における積層型電子部品の内部構造図である。

【図2】

本発明の実施の形態2におけるハイパスフィルタとバンドパスフィルタからなる分波器の等価回路図である。

【図3】

各地域における携帯電話システムの周波数帯域図である。

【図4】

本発明の実施の形態2における積層型電子部品の内部構造図である。

【図5】

本発明の実施の形態2における積層型電子部品の等価回路図である。

【図6】

本発明の実施の形態3における積層型電子部品の内部構造図である。

【図7】

本発明の実施の形態3における共振周波数調整装置の等価回路図である。

【図8】

本発明の実施の形態3における積層型電子部品の内部構造一部拡大図である。

【図9】

本発明の実施の形態3における積層型電子部品の一部の等価回路図である。

【図10】

本発明の実施の形態3における積層型電子部品の一部の等価回路図である。

【図11】

本発明の実施の形態3における積層型電子部品の内部構造図である。

【図12】

本発明の実施の形態4における積層型電子部品の内部構造図である。

【図13】

従来の積層型電子部品の内部構造図である。

【図14】

本発明のインダクタ電極の配置例を示す図である。

【符号の説明】

101～104 誘電体層

105、106 接地電極

107、108 インダクタ電極

109 接地電極

110 側面電極

201 バンドパスフィルタ

202 ハイパスフィルタ

203 チョークコイル

204 バイパスコンデンサ

205 バラクタダイオード

206 コンデンサ

207 共振器

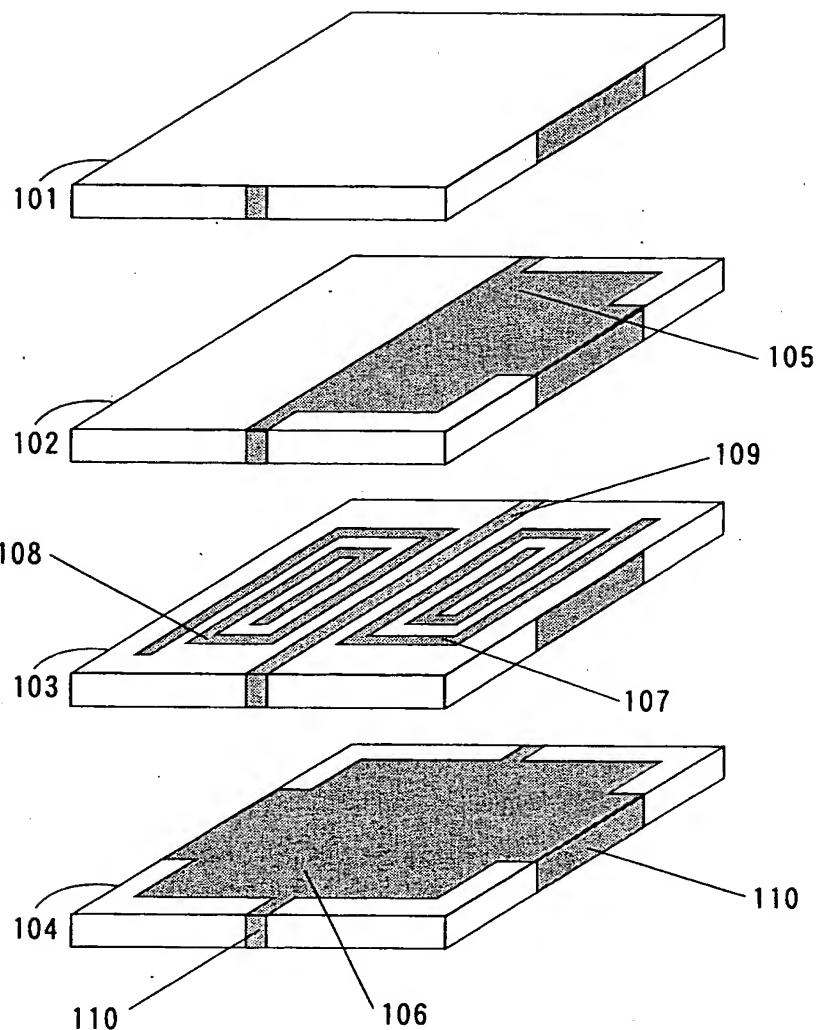
208 印加電圧ポート

209 結合コンデンサ
210 結合インダクタ
211 並列コンデンサ
401～405 誘電体層
406、407 接地電極
408、409 インダクタ電極
410 側面電極
501 第1のローパスフィルタ
502 ハイパスフィルタ
503 第2のローパスフィルタ
504 第3のローパスフィルタ
505 アンテナ端子
506 GSM送信端子
507 GSM受信端子
508 DCS送信端子
509 DCS受信端子
510 コントロール端子
511 コントロール端子
512 GSM送信回路
513 GSM受信回路
514 DCS送信回路
515 DCS受信回路
516 GSM回路
517 DCS回路
601～604 誘電体層
605 インダクタ電極
606、607 接地電極
608 スロット
609 側面電極

701 チョークコイル
702 バイパスコンデンサ
703 バラクタダイオード
704 コンデンサ
705 共振器
706 印加電圧ポート
900 理想トランス
1000 インダクタンス
1101 インダクタ電極
1102 スロット
1201 スロット
1301～1304 誘電体層
1305 接地電極
1306、1307 インダクタ電極
1308 接地電極
1309 外付けインダクタ
1310 側面電極
1400 誘電体層
1401、1402, 1403 インダクタ電極

【書類名】 図面

【図1】



101～104：誘電体層

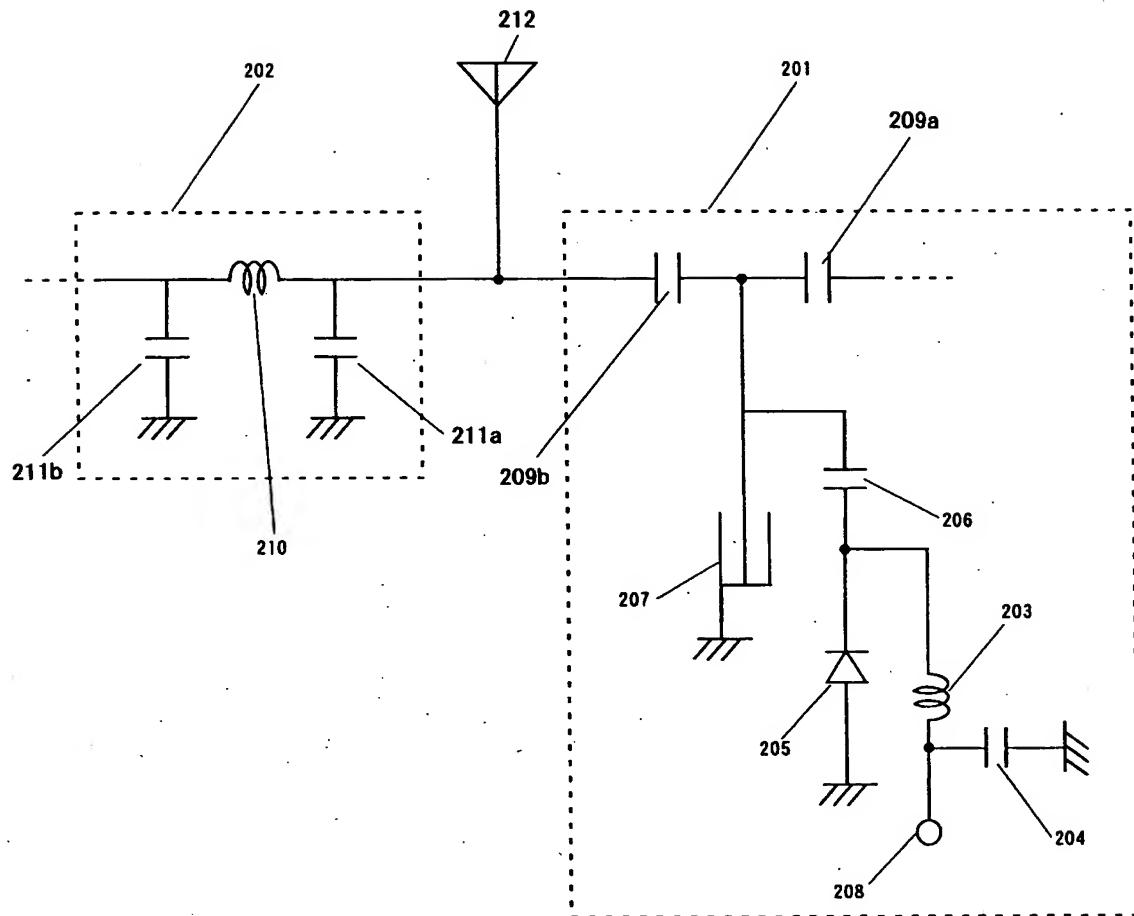
105, 106：接地電極

107, 108：インダクタ電極

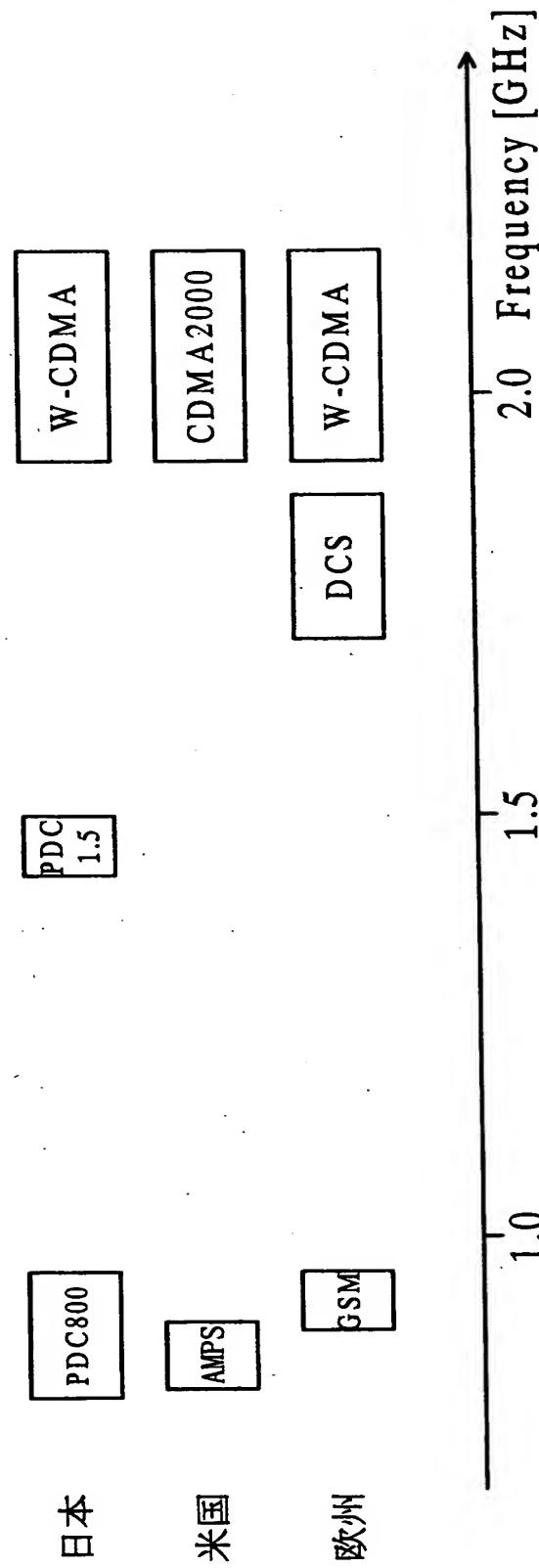
109：接地電極

110：側面電極

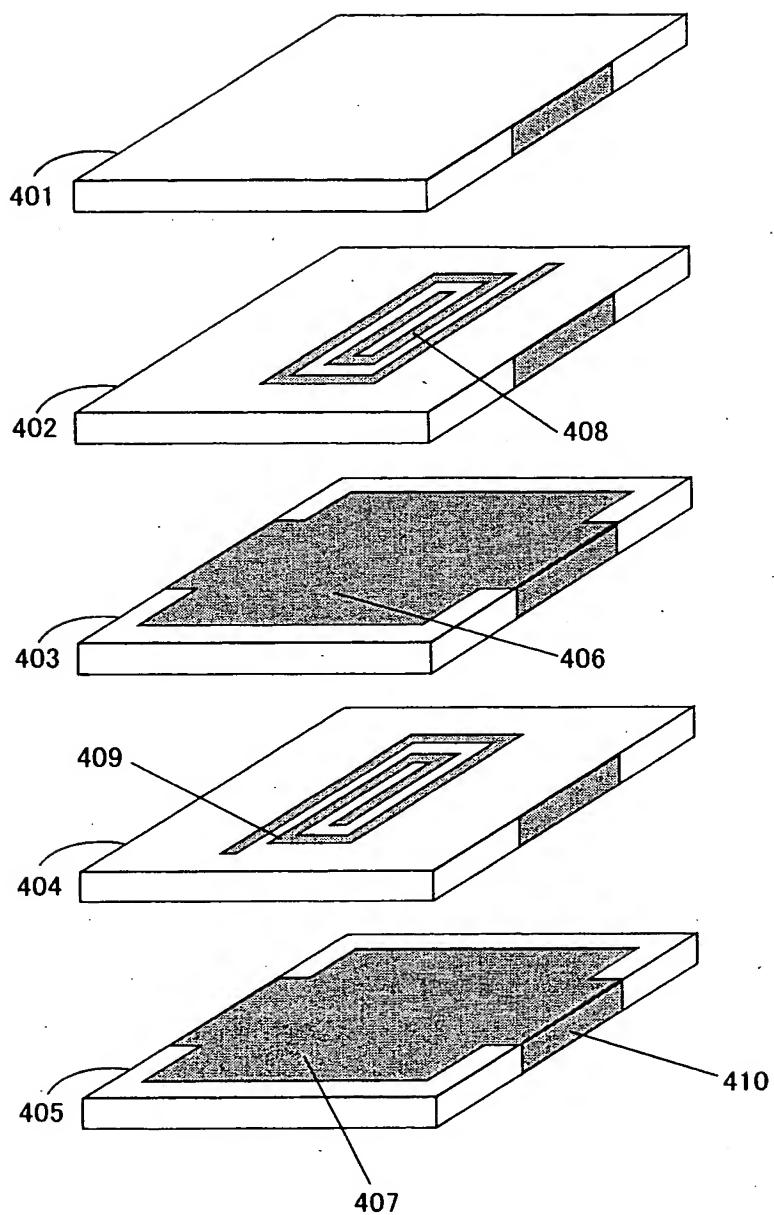
【図2】



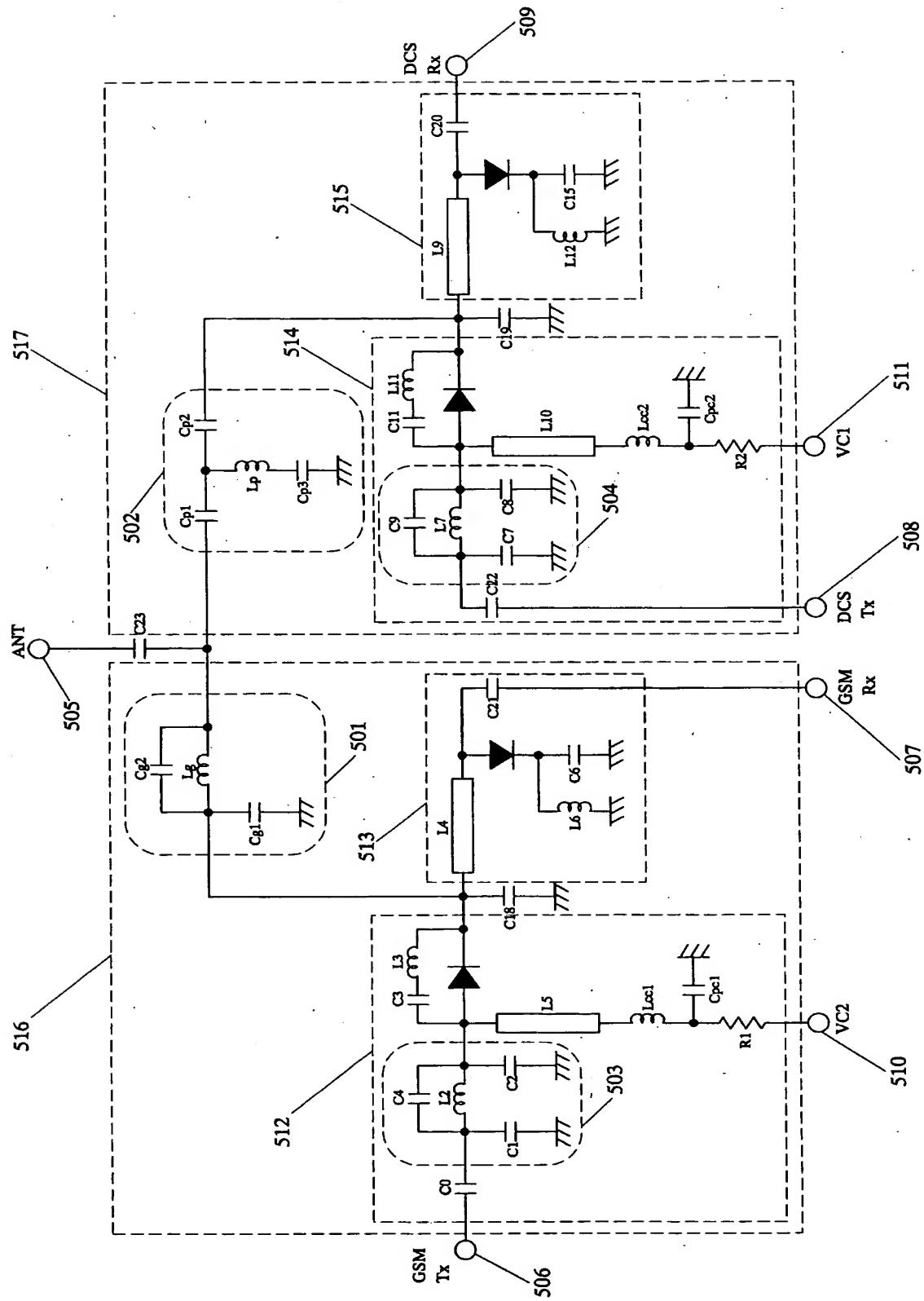
【図3】



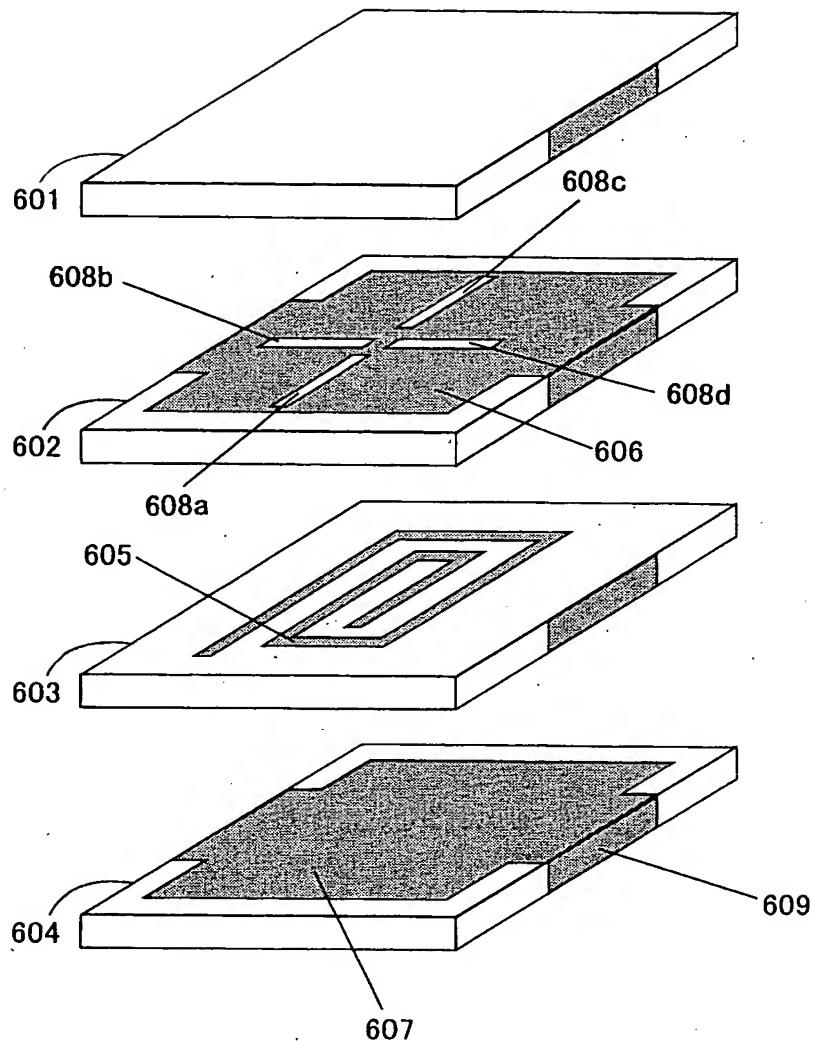
【図4】



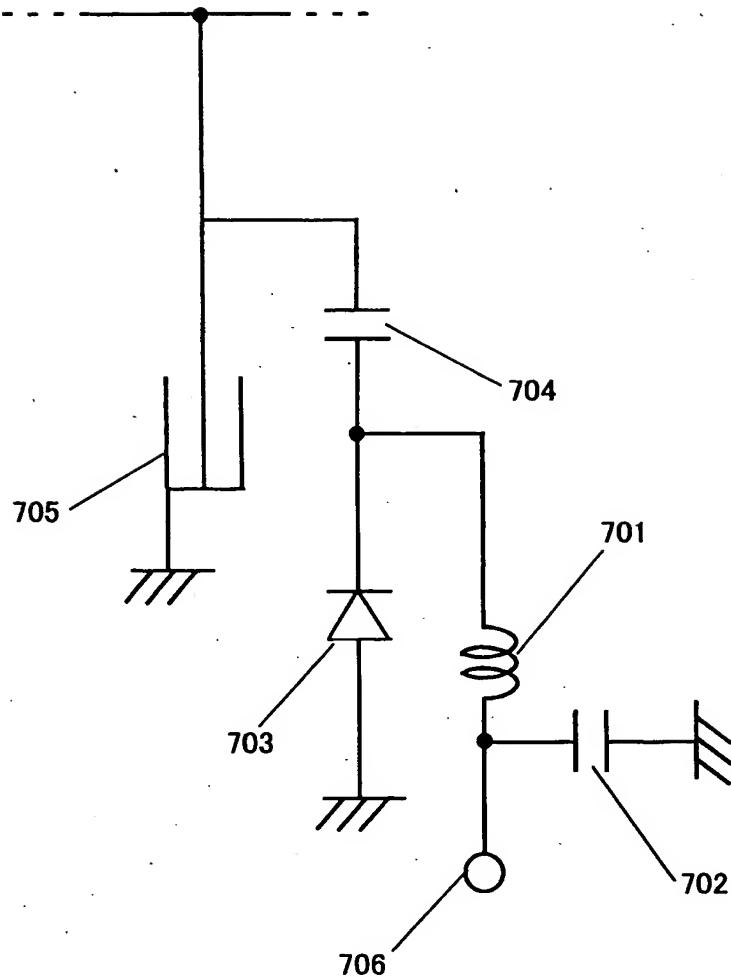
【図5】



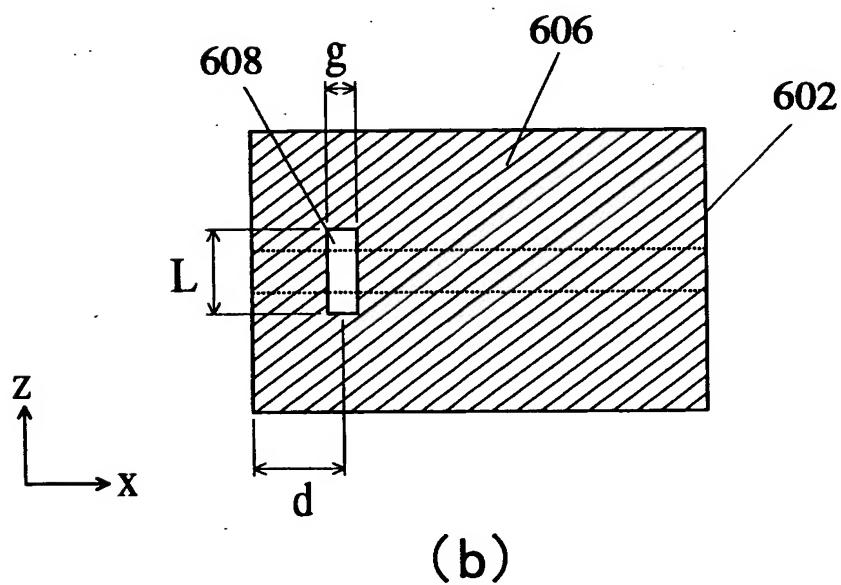
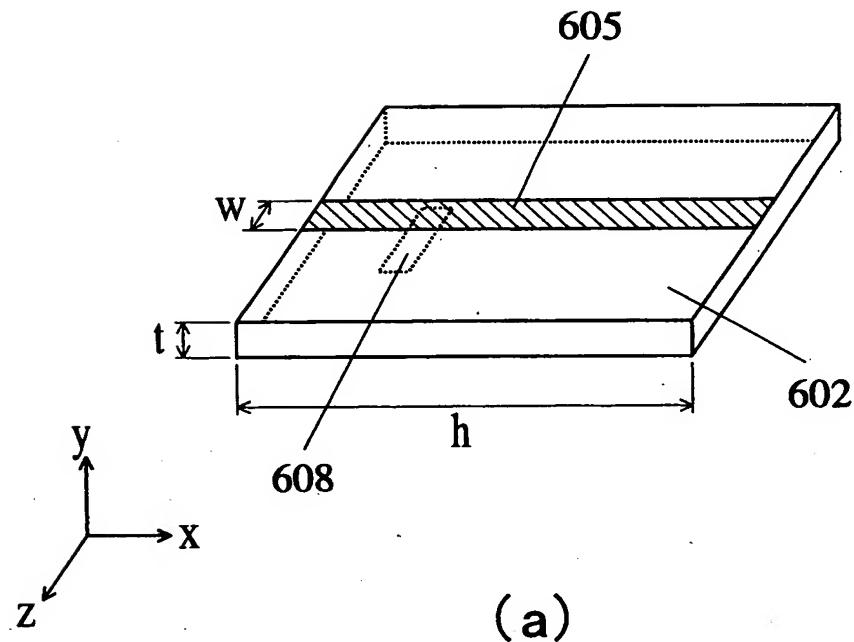
【図6】



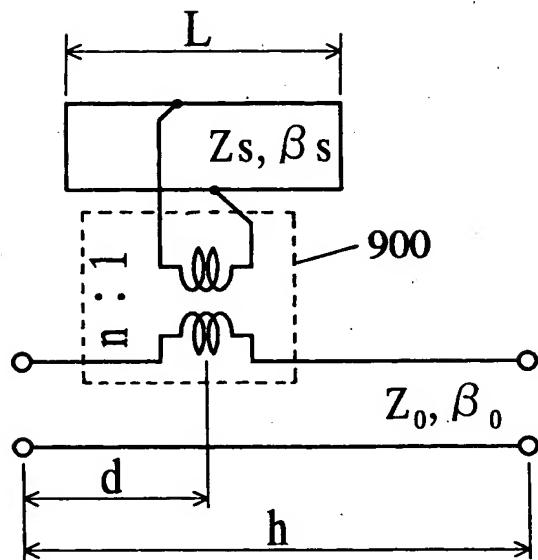
【図7】



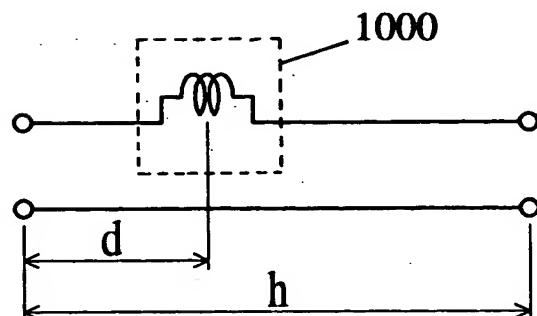
【図8】



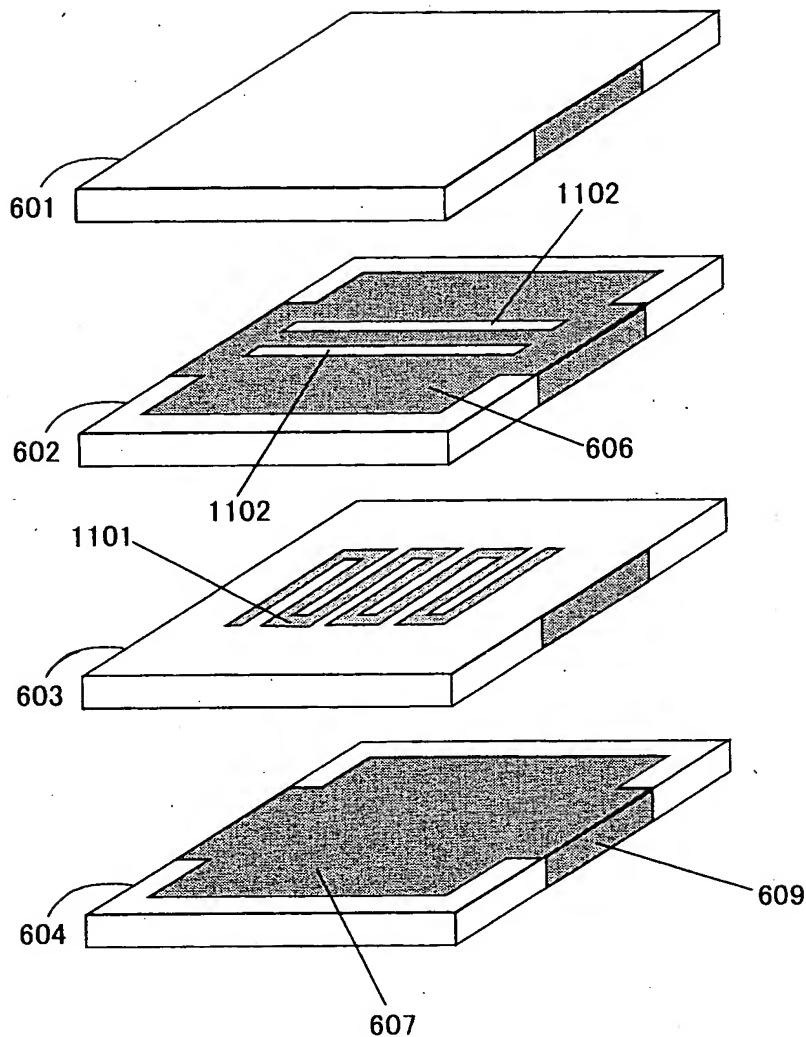
【図9】



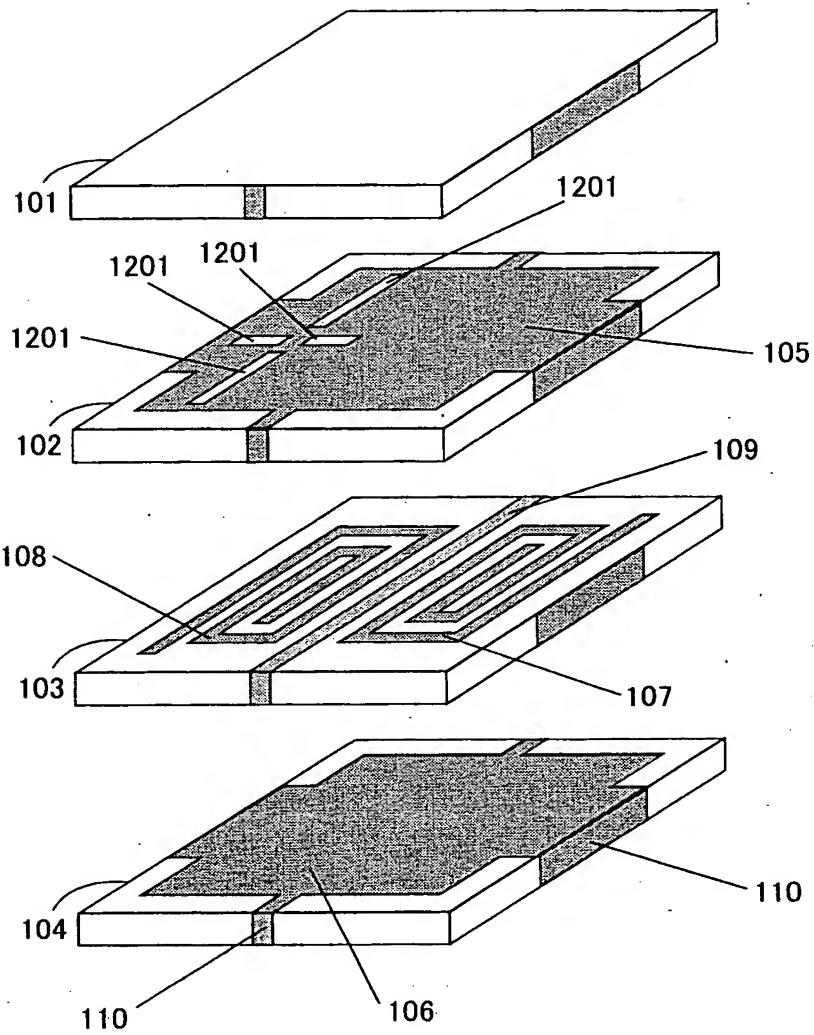
【図10】



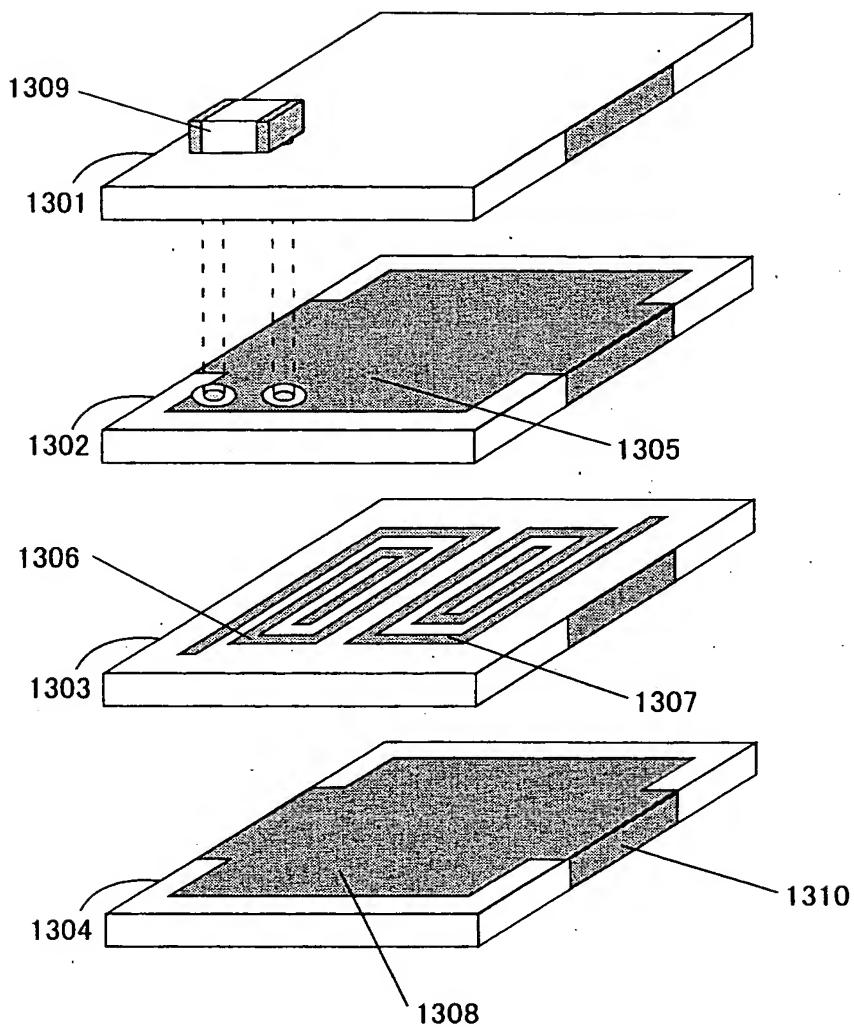
【図11】



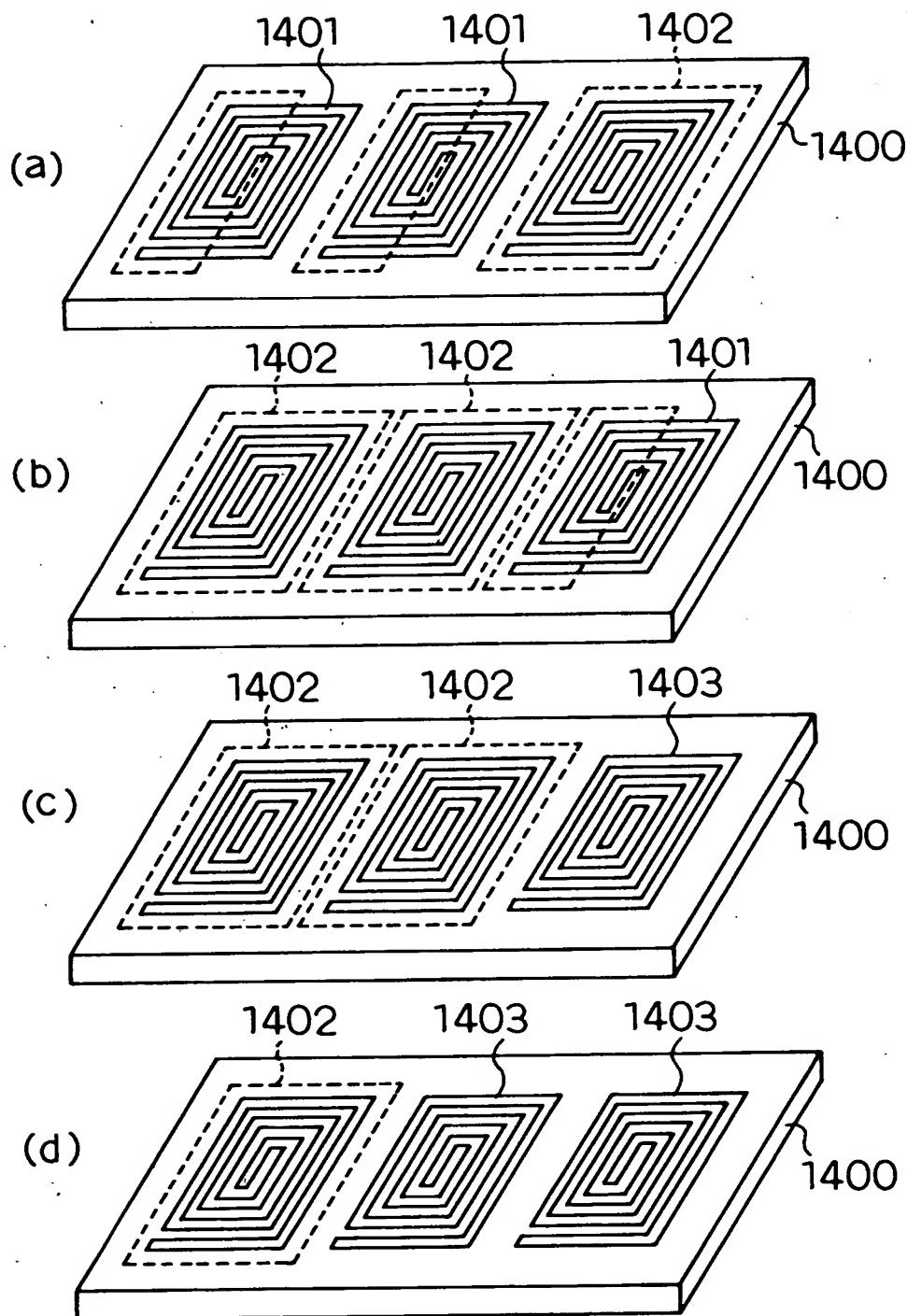
【図12】



【図13】



【図14】



【書類名】 要約書

【要約】

【課題】 小型でインピーダンスの高いインダクタと近接に配置した複数のインダクタが相互結合しない積層型電子部品を提供する。

【解決手段】 インダクタ電極108の上面近傍に接地電極を設けず、近接した複数のインダクタ電極108, 109間に接地電極を配置し、高いインピーダンスを得ることができる。

【選択図】 図1

出願人履歴情報

識別番号 [000005821]

1. 変更年月日 1990年 8月28日

[変更理由] 新規登録

住 所 大阪府門真市大字門真1006番地
氏 名 松下電器産業株式会社